

(2)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-116935

(43)Date of publication of application : 06.05.1998

(51)Int.Cl.

H01L 23/28
H01L 21/60

(21)Application number : 08-267607

(71)Applicant : FUJITSU LTD

(22)Date of filing : 08.10.1996

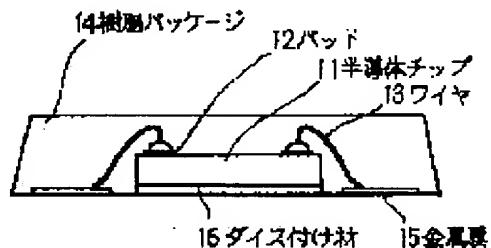
(72)Inventor :
YONEDA YOSHIYUKI
TSUJI KAZUTO
SAKOTA EIJI
NOMOTO TAKASHI
ONODERA MASANORI
ORIMO MASAICHI
KASAI JUNICHI

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the area of mounting for cost reduction, by bonding the electrode pads on the semiconductor chip sealed in a resin package to metal films exposed on almost the same level with the bottom of the resin package using a bonding wire.

SOLUTION: One end of a bonding wire 13 is bonded to an electrode pad 12 on a semiconductor chip 11, and the other end is bonded to a metal film 15 exposed on the bottom of a resin package 14 made of mold resin. The metal films 15 are almost flush with the bottom of the resin package. The metal films 15 are 0.4mm in width, 0.75mm in length, and 10 μ m in height, each, and placed with a pitch of 0.65mm. Because of this structure it is unnecessary to route wires to the inner leads and outer leads of IC, and the area can be reduced accordingly.



LEGAL STATUS

[Date of request for examination] 05.04.1999

[Date of sending the examiner's decision of rejection] 08.08.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-116935

(43)公開日 平成10年(1998)5月6日

(51)Int.CL⁶
H 01 L 23/28
21/60

識別記号
3 0 1

P I
H 01 L 23/28
21/60

F
3 0 1 A

審査請求 未請求 請求項の数18 OL (全 17 頁)

(21)出願番号 特願平8-267607

(22)出願日 平成8年(1996)10月8日

(71)出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番
1号
(72)発明者 米田 譲之
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
(72)発明者 辻 和人
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
(74)代理人 弁理士 井桁 貞一

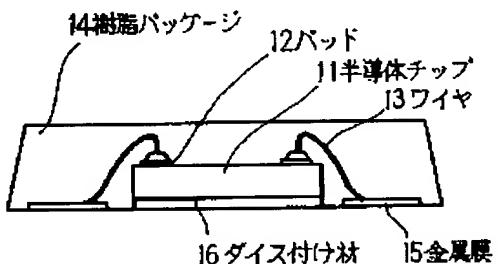
最終頁に続く

(54)【発明の名称】 半導体基板及びその製造方法

(57)【要約】 (修正有)

【課題】 実装面積が小さく、コストの低い樹脂封止型半導体装置とその製造方法を提供する。

【解決手段】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージの底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有する半導体装置及び該装置の製造方法。



(2)

特開平10-116935

1

【特許請求の範囲】

【請求項 1】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージの底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有することを特徴とする半導体装置。

【請求項 2】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該樹脂パッケージ底面の該樹脂突起と該チップとの間の領域に形成され、該金属膜と接続された導電部と、一端が該電極パッドとボンディングされ、他端が該導電部とボンディングされたボンディングワイヤとを有することを特徴とする半導体装置。

【請求項 3】 前記チップと前記樹脂パッケージ底面との間に放熱部材を設けたことを特徴とする請求項 1 及び 2 記載の半導体装置。

【請求項 4】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上にのみ設けられた金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有することを特徴とする半導体装置。

【請求項 5】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージの底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたバンプとを有することを特徴とする半導体装置。

【請求項 6】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該樹脂パッケージ底面の該樹脂突起と該チップとの間の領域に形成され、該金属膜と接続された導電部と、一端が該電極パッドとボンディングされ、他端が該導電部とボンディングされたバンプとを有することを特徴とする半導体装置。

【請求項 7】 前記導電部に凹部が形成され、前記バンプが該凹部に嵌合するようにボンディングされていることを特徴とする請求項 6 記載の半導体装置。

【請求項 8】 前記樹脂突起を除く前記樹脂パッケージ底

10

20

30

40

50

2

面に絶縁膜を形成することを特徴とする請求項 2, 6, 7 記載の半導体装置。

【請求項 9】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上にのみ設けられた金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたバンプとを有することを特徴とする半導体装置。

【請求項 10】 前記チップの非電極パッド形成面を前記樹脂パッケージから露出させたことを特徴とする請求項 5 乃至 9 記載の半導体装置。

【請求項 11】 露出した前記チップの非電極パッド形成面に放熱板を設けたことを特徴とする請求項 10 記載の半導体装置。

【請求項 12】 前記チップの電極パッド形成面上に設けられ、前記樹脂パッケージ底面とほぼ同一平面となるように形成された絶縁部材を有することを特徴とする請求項 9 記載の半導体装置。

【請求項 13】 電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該電極パッドまたは該金属膜に設けられたバンプと、該バンプと該金属膜との間が異方導電樹脂により導通がとられていることを特徴とする半導体装置。

【請求項 14】 請求項 1 乃至 13 の金属膜を銀 (A_g) またはパラジウム (Pd) の一層にて形成する、もしくはA_g またはPd の2層にて形成する、もしくは第1層を最外層とした場合に、第1層-第2層-第3層をAu-ニッケル (Ni)-Au, Pd-Ni-Pd, Au-Pd-Au, 半田-Ni-Au, 半田-Ni-Pd の3層にて形成する、もしくは第1層-第2層-第3層-第4層を半田-Ni-Pd-Au, Pd-Ni-Pd-Au, Au-Pd-Ni-Pd の4層にて形成する、もしくは第1層-第2層-第3層-第4層-第5層をAu-Pd-Ni-Pd-Au, 半田-Ni-Au-Pd の4層にて形成する、もしくは第1層-第2層-第3層-第4層-第5層をAu-Pd-Ni-Pd-Au, 半田-Ni-Au-Pd-Au, Au-Pd-Ni-Pd の5層にて形成する、もしくは第1層-第2層-第3層-第4層-第5層-第6層をAu-Pd-Ni-Au-Pd-Au, Pd-Ni-Cu-Ni-Pd の5層にて形成する、もしくは第1層-第2層-第3層-第4層-第5層-第6層をAu-Pd-Ni-Au-Pd-Au, Pd-Ni-Cu-Ni-Pd-Au の6層にて形成することを特徴とする半導体装置。

【請求項 15】 リードフレームの所定位置に金属膜を形成する工程と、該リードフレームの所定の位置に半導体チップを搭載す

特開平10-116935

(3)

る工程と、
該半導体チップの電極パッドと該金属膜とをワイヤまたはバンプによりボンディングする工程と、
該リードフレーム面がパッケージの底面となるように該半導体チップを樹脂モールドする工程と、
該リードフレームを除去する工程とを有することを特徴とする半導体装置の製造方法。

【請求項16】前記金属膜がメッキにより形成されることを特徴とする請求項15記載の半導体装置の製造方法。

【請求項17】電極パッドを有する電子素子チップと、該チップを封止する封止樹脂と、
該封止樹脂の底面から該底面とほぼ同一平面で露出する金属膜と、
一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有することを特徴とする樹脂パッケージ。

【請求項18】電極パッドを有する電子素子チップと、該チップを封止する封止樹脂と、
該封止樹脂の底面に設けられ、該底面から突出する樹脂突起と、
該樹脂突起上に設けられた金属膜と、
該封止樹脂の底面の該樹脂突起と該チップとの間の領域に形成され、該金属膜と接続された導電部と、
一端が該電極パッドとボンディングされ、他端が該導電部とボンディングされたボンディングワイヤとを有することを特徴とする樹脂パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高密度実装を可能とするリードレス表面実装型の樹脂封止型パッケージの構造及び製造方法に関する。近年、携帯電話等にみられるように、電子機器の小型化により樹脂封止型パッケージに設けられるリードのピッチが小さくなる傾向にある。そのため、樹脂封止型パッケージにおいて、その小型化を実現する新たな構造、製造方法が必要になってい

【0002】

【従来の技術】図33、34は従来の薄型の樹脂封止型パッケージの断面を示す図である。図33において、1は樹脂、2はチップ、3はアウターリード、4は金アルミニウム等からなるボンディングワイヤ、5はダイパッドを示す。このパッケージはSSOP (SHRINK SMALL UTLINE PACKAGE) と呼ばれるタイプのものであり、アウターリード3がガルウイング状に曲げられ、基板に実装される。

【0003】また、図34において、1は樹脂、2はチップ、4は金アルミニウム等からなるボンディングワイヤ、6はハングボール、7はチップ2を搭載する搭載基板を示す。このパッケージはBGA (BALL GRID ARRAY

3

4

) と呼ばれるタイプのものであり、基板に実装される端子部分がハングボール6により形成されている。

【0004】

【発明が解決しようとする課題】図33に示されるSSOPタイプのパッケージでは、樹脂1内に占めるインナーリード8からアウターリード3への引き回し部分9の面積や、アウターリード3自身の占める面積が大きく、実装面積が大きくなってしまうという問題があった。

10

【0005】また、図34に示されるBGAタイプのパッケージでは、搭載基板7を用いる点で、コストが高くなってしまうという問題があった。そこで本発明は、実装面積が小さく、コストの低い樹脂封止型半導体装置とその製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】上記課題は以下の手段をとった半導体装置とその製造方法により解決することができる。請求項1記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージの底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有することを特徴とするものである。

【0007】請求項2記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該樹脂パッケージ底面の該樹脂突起と該チップとの間の領域に形成され、該金属膜と接続された導電部と、一端が該電極パッドとボンディングされ、他端が該導電部とボンディングされたボンディングワイヤとを有することを特徴とするものである。

30

【0008】請求項3の発明では、請求項1及び2に関し、前記チップと前記樹脂パッケージ底面との間に放熱部材を設けたことを特徴とするものである。請求項4記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上にのみ設けられた金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜にボンディングされたボンディングワイヤとを有することを特徴とするものである。

40

【0009】請求項5記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージの底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたバンプとを有することを特徴とするものである。

50

【0010】請求項6記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パ

(4)

特開平10-116935

5

ッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該樹脂パッケージ底面の該樹脂突起と該チップとの間の領域に形成され、該金属膜と接続され導電部と、一端が該電極パッドとボンディングされ、他端が該導電部とボンディングされたバンプとを有することを特徴とするものである。

【0011】請求項7記載の発明では、請求項6に関し、前記導電部に凹部が形成され、前記バンプが該凹部に嵌合するようにボンディングされていることを特徴とするものである。請求項8記載の発明では、請求項2, 6, 7に関し、前記樹脂突起を除く前記樹脂パッケージ底面に絶縁膜を形成することを特徴とするものである。

【0012】請求項9記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上にのみ設けられた金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜にボンディングされたバンプとを有することを特徴とするものである。

【0013】請求項10記載の発明では、請求項5乃至9に関し、前記チップの非電極パッド形成面を前記樹脂パッケージから露出させたことを特徴とするものである。請求項11記載の発明では、請求項10に関し、露出した前記チップの非電極パッド形成面に放熱板を設けたことを特徴とするものである。

【0014】請求項12記載の発明では、請求項9に関し、前記チップの電極パッド形成面上に設けられ、前記樹脂パッケージ底面とほぼ同一平面となるように形成された絶縁部材を有することを特徴とするものである。請求項13記載の発明では、電極パッドを有する半導体チップと、該半導体チップを封止する樹脂パッケージと、該樹脂パッケージ底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該電極パッドまたは該金属膜に設けられたバンプと、該バンプと該金属膜との間が異方導電樹脂により導通がとられていることを特徴とするものである。

【0015】請求項14記載の発明では、請求項1乃至13に関し、その金属膜を銀(Ag)またはパラジウム(Pd)の一層にて形成する、もしくはAgまたはPdの2層にて形成する、もしくは第1層を最外層とした場合に、第1層-第2層-第3層をAu-ニッケル(Ni)-Au, Pd-Ni-Pd, Au-Pd-Au, 半田-Ni-Au, 半田-Ni-Pdの3層にて形成する、もしくは第1層-第2層-第3層-第4層を半田-Ni-Pd-Au, Pd-Ni-Pd-Au, Au-Pd-Ni-Pd, Pd-Ni-Au-Pd半田-Ni-Au-Pdの4層にて形成する、もしくは第1層-第2層-第3層-第4層-第5層をAu-Pd-Ni-Pd-Au, 半田-Ni-Au-Pd-Au, 半田-Ni-Au-Pd-Au

6

Pd-Ni-Au-Pd-Au, Au-Pd-Ni-Au-Pd

Pd-Ni-Cu-Ni-Pdの5層にて形成する、もしくは第1層-第2層-第3層-第4層-第5層-6層をAu-Pd-Ni-Au-Pd-Au

Pd-Ni-Cu-Ni-Pd-Auの6層にて形成することを特徴とするものである。

【0016】請求項15記載の発明では、リードフレームの所定位置に金属膜を形成する工程と、該リードフレームの所定の位置に半導体チップを搭載する工程と、該半導体チップの電極パッドと該金属膜とをワイヤまたはバンプによりボンディングする工程と、該リードフレーム面がパッケージの底面となるように該半導体チップを樹脂モールドする工程と、該リードフレームを除去する工程とを有することを特徴とするものである。

【0017】請求項16記載の発明では、請求項15に関し、前記金属膜がメスキにより形成されることを特徴とするものである。請求項17記載の発明では、電極パッドを有する電子素子チップと、該チップを封止する封止樹脂と、該封止樹脂の底面から該底面とほぼ同一平面で露出する金属膜と、一端が該電極パッドとボンディングされ、他端が該金属膜とボンディングされたボンディングワイヤとを有することを特徴とするものである。

【0018】請求項18記載の発明では、電極パッドを有する電子素子チップと、該チップを封止する封止樹脂と、該封止樹脂の底面に設けられ、該底面から突出する樹脂突起と、該樹脂突起上に設けられた金属膜と、該封止樹脂の底面の該樹脂突起と該チップとの間の領域に形成され、該金属膜と接続された導電部と、一端が該電極パッドとボンディングされ、他端が該導電部とボンディングされたボンディングワイヤとを有することを特徴とするものである。上記の各手段は次のような作用を有する。

【0019】請求項1記載の発明では、従来のICのインナーリードやアウターリードへの引回しが不要となりその分の面積が削減できるとともにアウターリード自身もなくなるので、実装密度も向上できる。また、従来のBGAのようなハンダボールを形成するための搭載基板を用いる必要もない。請求項2記載の発明では、樹脂突起を設けることにより、金属膜が樹脂パッケージの底面と同一平面でなくなり、パッケージの反りを吸収できるとともに、実装時に半田が流れて隣の金属膜と接触する半田ブリッジも防止できる。また、金属膜を導電部により引き回すことにより、樹脂突起に形成される金属膜のピッチを広げることができる。この効果は特に樹脂突起をパッケージ底面全体に形成するエリアバンプ方式に特に有効であり、ピッチの狭い凹部にワイヤを打つことなく狭いピッチのエリアバンプを形成することができる。

【0020】請求項3記載の発明では、消費電力大きいチップを搭載した際に、チップの熱を良好に放熱するこ

(5)

特開平10-116935

7

とができる。請求項4記載の発明では、それほど樹脂突起のピッチが狭くない時に用いる場合に有効であり、パンプを介してワイヤを金属膜に接続することにより、強固にワイヤを金属膜に接続することができる。

【0021】請求項5記載の発明では、パンプを用いることにより、より薄型のパッケージを実現でき、またボンディング箇所が多い場合ワイヤボンディング工程に比べてフリップチップボンディング工程の方が早いので、ボンディング時間の短縮もできる。請求項6記載の発明では、請求項2記載の作用と同様に、金属膜を導電部により引き回すことにより、樹脂突起に形成される金属膜のピッチを広げることができる。

【0022】請求項7記載の発明では、パンプ42を凹部43に嵌合させてボンディングするので、位置合わせが容易となる。請求項8記載の発明では、実装時に半田接合される領域を制限でき、引き回しバターンの酸化等に起因する特性の劣化を防止でき、半田ブリッジも防止することができる。

【0023】請求項9記載の発明では、パンプをリードフレームに搭載する最、リードフレームの凹部に嵌合させてるので、位置合わせを容易にすることができる。請求項10記載の発明では、チップ背面が露出しているので、チップで発生した熱が外部に放熱しやすくなる。請求項11記載の発明では、露出したチップ背面に放熱板を設けているので、単にチップ背面を露出させた場合より、さらに放熱効率を向上させることができる。

【0024】請求項12記載の発明では、チップの素子形成面に絶縁部材47を形成しておくので、極めて隙間が小さいチップとリードフレームとの間にモールド樹脂が入り込み難くなる問題がなくなり、封止の不良といった不都合はなくすことができる。請求項13記載の発明では、異方導電樹脂を用いることにより、基板への実装時に隣接するパンプと電気的にショートする可能性をなくすことができる。

【0025】請求項14記載の発明では、ボンディング性が良好であることと、半田付け性が良好であることの要求が満たされる金属膜が得られる。請求項15記載の発明では、従来必要とされたリードの切断処理、及びリードを所定形状(例えばガルウィング形状)に成形する工程は不要となり、半導体装置の製造工程を簡略化することができる。

【0026】請求項16記載の発明では、金属膜をメッシュにより形成することにより、多くの金属膜を同時に簡単に形成することができる。

【0027】

【発明の実施の形態】

〔第1実施形態〕以下本発明の実施形態を、図1～32により具体的に説明する。図1は、本発明の第1実施形態を示す断面図であり、図2はその底面透視図である。

図1は図2において点線で示される部分にて切断したも

10

のを示している。図中、11はチップ、12は電極パッド、13はボンディングワイヤ、14は樹脂パッケージ、15は金属膜、を示している。なお、以下の実施形態では、チップの代表例として半導体チップを用いて説明しているが、この他に表面弹性波デバイス(SAWデバイス)やマルチチップモジュール(MCMモジュール)を用いててもよい。

【0028】この半導体装置は、チップ11上の電極パッド12に対し、ボンディングワイヤー13の一端がボンディングされ、その他端がモールド樹脂により構成された樹脂パッケージ14の底面より露出する金属膜15にボンディングされている。金属膜15と樹脂パッケージ底面とはほぼ同一平面となっている。この金属膜15は、幅0.4mm、長さ0.75mm、高さ10μで形成され、そのピッチは0.65mmで形成されている。

【0029】この構造により、従来のICのインナーリードやアウターリードへの引回しが不要となりその分の面積が削減できるとともにアウターリード自身もなくなるので、実装密度も向上できる。また、従来のBGAのようなハンダボールを形成するための搭載基板を用いる必要もない。金属膜15は、前記のようにワイヤ13により半導体素子11と電気的に接続する構成とされている。また、この金属膜15は半導体装置の外部接続端子として機能するものであり、半導体装置を実装基板(図示せず)に実装する時には、金属膜15は実装基板に形成された電極部に半田付けされる。

【0030】この金属膜15は、単層の金属層により形成しても、また複数の金属層を積層して形成した構成としてもよい。次に、金属膜15について図3～図6を用いて説明する。各図は、金属膜15の配設位置近傍を拡大して示す図である。図3は単層の金属層により金属膜15Aを形成したものであり、図4～図6は複数の金属層を積層して金属膜15B～15Dを形成したものである。

【0031】金属膜15(15A～15D)の材質を選定するに際し、前記のように金属膜15はその内側にワイヤ13が接続されると共に外側は実装基板に半田付けが行われるため、金属膜15の最内層はボンディング性が良好であることが要求され、また最外層は半田付け性が良好であることが要求される(以下、この金属膜15に要求される条件を金属膜要求特性という)。この金属膜要求特性を満たす金属膜15(15A～15D)の材質としては、次のようなものが考えられる。

【0032】図3に示される単層の金属膜15Aでは、金属膜15Aの材質としてボンディング性及び半田付け性が共に良好な材質を選定する必要がある。これを満足する材料としては、例えば銀(Ag)、或いはパラジウム(Pd)がある。また、図4に示されるような外層15B-1と内層15B-2とを積層した2層構造の金属膜15Bでは、金属膜要求特性を満たす外層15B-1と内層

50

8

(6)

特開平10-116935

9

15B-2との組み合わせとして、外層15B-1をパラジウム(Pd)により厚さ0.05~2μmで形成し、内層15B-2を金(Au)により厚さ10Å~0.5μmで形成する組み合わせが考えられる。またAuとPdの順番は逆でもよい。

【0033】また、図5に示されるような外層15C-1、中間層15C-2、内層15C-3とを積層した3層構造の金属膜15Cでは、外層15C-1を金(Au)により厚さ10Å~0.5μmで形成し、中間層15C-2をニッケル(Ni)により厚さ0.5~20μmで形成し、内層15C-3を金(Au)により厚さ0.1~0.5μmで形成する組み合わせが考えられる。

【0034】また、他の組み合わせとしては、
・外層15C-1に金(Au)、中間層15C-2にニッケル(Ni)、内層15C-3に金(Au)を用いる組み合わせ
・外層15C-1にパラジウム(Pd)、中間層15C-2にニッケル(Ni)、内層15C-3にパラジウム(Pd)を用いる組み合わせ
・外層15C-1に金(Au)、中間層15C-2にパラジウム(Pd)、内層15C-3に金(Au)を用いる組み合わせ

・外層15C-1に半田、中間層15C-2にニッケル(Ni)、内層15C-3に金(Au)を用いる組み合わせ
・外層15C-1に半田、中間層15C-2にニッケル(Ni)、内層15C-3にパラジウム(Pd)を用いる組み合わせが考えられる。上記した各組み合わせにより金属膜15Cを構成することにより、金属膜要求特性を満たすと共に、中間層15C-2による外層15C-1と内層15C-3との接合性を向上することができる。

【0035】また、図6に示されるような外層15D-1、第1中間層15D-2、第2中間層15D-3、内層15D-4とを積層した4層構造の金属膜15Dでは、外層15D-1を半田により厚さ5~20μm形成し、第1中間層15D-2をニッケル(Ni)により厚さ1~20μmで形成し、第2中間層15D-3をパラジウム(Pd)により厚さ0.05~2μmで形成し、内層15D-4を金(Au)により厚さ10Å~0.5μmで形成する組み合わせが考えられる。

【0036】また、他の組み合わせとしては、外層15D-1をパラジウム(Pd)により厚さ0.05~2μm形成し、第1中間層15D-2をニッケル(Ni)により厚さ1~20μm形成し、第2中間層15D-3をパラジウム(Pd)により厚さ10Å~0.5μm形成し、内層15D-4を金(Au)により厚さ10Å~0.5μm形成する組み合わせとしてもよい。(この構造をPd-Ni-Pd-Auと表示するものとし、以下省略して示す。)

また、Au-Pd-Ni-Pd、Pd-Ni-Au-Pd

10

半田-Ni-Au-Pd でもよい。

【0037】上記した各組み合わせにより金属膜15Dを構成することにより、金属膜要求特性を満たすと共に、第1及び第2中間層15D-2、15D-3による外層15D-1と内層15D-4との接合性を向上することができる。さらに、図示しないが、層構造を5層とし、以下の組み合わせでもよい。

Au-Pd-Ni-Pd-Au、半田-Ni-Au-Pd-Au

10 Pd-Ni-Au-Pd-Au、Au-Pd-Ni-Au-Pd

Pd-Ni-Cu-Ni-Pd

これも図示しないが、6層構造でAu-Pd-Ni-Au-Pd-Au

Pd-Ni-Cu-Ni-Pd-Auの組み合わせでもよい。統いて、上記した第1実施形態に係る半導体装置の製造方法について説明する。尚、以下の説明では、金属膜15として外層15C-1、中間層15C-2、内層15C-3とを積層した3層構造の金属膜15Cを設けた構成を例に挙げて説明するものとする。

【0038】半導体装置は、図12に示されるリードフレーム20を用いて製造される。このリードフレーム20は、導電性金属基材21の所定の位置に金属膜15Cが形成された構成とされている。また後述するように、リードフレーム20は複数の半導体装置を一括的に形成できるよう(即ち、いわゆる複数個取りができるよう)構成されており、従って金属膜15Cは1枚の金属基材21に複数組形成されている(図9参照)。尚、図中23はリードフレーム20をハンドリングする時に治具が係合する治具穴である。

【0039】ここで、半導体装置の製造方法を説明する前に、先ずリードフレーム20の製造方法について図7~図12を用いて説明する。リードフレーム20を製造するには、先ず図7に示すように、導電材料(例えば銅)よりなる平板状の金属基材21を用意し、この金属基材21の上下両面にエッチングレジスト24を塗布する(レジスト塗布工程)。このエッチングレジスト24は、例えば感光性樹脂であり、コーティング等を用いて所定膜厚に塗布される。なお、エッチングレジストを塗布する前に、リードフレームの端部にスタンピング等により治具穴を形成しておく。

【0040】次に、エッチングレジスト24に図示しないマスクを用いて露光処理を行い、その後に現像処理を行うことによりエッチングレジスト24の金属膜形成位置に対応する部位を除去し、図8に示すレジストパターン24aを形成する(レジストパターン形成工程)。また、本実施例ではこのレジストパターン形成工程において、給電部25の形成位置(給電部形成位置)に対応する部位に配設されたエッチングレジスト24を除去する構成としている。尚、給電部25は、後述する金属膜形

(7)

特開平10-116935

11

成工程においてメッキ電極が配設される部位である(図9参照)。

【0041】図9に示されるように、この給電部25は金属基材21の長手方向両端部に夫々形成されており、この給電部25では導電性金属よりなる金属基材21が露出した状態となっている。このため、給電部25にメッキ用電極を配設することにより、金属基材21に所定の電位を印加することが可能となる。また、図9に矢印Aで示す矩形状の破線は1個の半導体装置の形成領域を示しているが、同図に示されるように1枚の金属基材21には複数個(図11に示す例では34個)の半導体装置が一括的に形成されるよう(多数個取りができるよう)構成されている。

【0042】ところで、更なる多数個取りを行うために、図10に示されるように、枠状部26に左右一対の連結部27を介して複数個の金属基材21が連結されたリードフレームユニット28を形成することが考えられる。この構成においても給電部25を形成する必要があるが、複数の金属基材21は連結部27を介して枠状部26に電気的に接続されているため、枠状部26に給電部25を形成することにより複数の金属基材21に一括的に給電することが可能となる。

【0043】よって、上記構成とすることにより半導体装置の製造効率を更に向上できると共に、各金属基材21に給電部25を形成する構成に比べてレジストパターン形成工程及び金属膜のメッキ工程を簡単化することができる。金属膜形成位置のレジストも窓開けが終わると、統いて金属膜形成工程が実施され金属膜15Cが形成される。本実施例においては、金属膜15Cの形成にメッキ法を用いており、前記した給電部25にメッキ用電極を配設すると共に、金属基材21をメッキ槽に浸漬して電界メッキを行う。

【0044】本実施例に係る金属膜15Cは、外層15C-1、中間層15C-2、及び内層15C-3を積層した3層構造とされているため、各層毎にメッキ処理を行う。具体的には、外層15C-1として金(Au)、中間層15C-2としてパラジウム(Pd)、内層15C-3として金(Au)を用いた場合には、先ず内層15C-3となる金メッキを行い、統いて中間層15C-2となるパラジウムメッキを行い、最後に外層15C-1となる金メッキを行う。この金属膜15Cを構成する各層15C-1～15C-3の厚さは、メッキ時間を制御することにより任意に設定することができる。図11は金属膜15Cが形成された金属基材21を示している。

【0045】上記の処理を実施することにより金属膜15Cは金属基材21に形成されるが、後に説明するように分離工程において、金属基材21に形成された金属膜15Cは、樹脂パッケージ12をリードフレーム20から分離する際に、樹脂パッケージ12と共にリードフレーム20から離脱する必要がある。このため、金属膜15C

10

は金属基材21に対しある程度の分離性も要求される。

【0046】従って、金属膜15Cを形成するのに先立ち、上記分離性を確保するために、金属膜を形成する領域に導電性のペースト等の分離性を向上させる部材を塗布しておき、その上部に金属膜15Cを形成する構成としてもよい。尚、上記した金属膜形成工程では、メッキ法を用いて金属膜15Cを形成する方法を説明したが、金属膜15Cの形成はメッキ法に限定されるものではなく、例えば蒸着法、スペッタリング法等の他の膜形成技術を用いて形成する構成としてもよい。

【0047】上記のように金属膜形成工程において所定の場所に金属膜15Cが形成されると、統いてレジストパターン24a(エッチングレジスト24)を除去するレジスト除去工程が実施され、図12に示されるリードフレーム20が形成される。上記したリードフレーム20の製造方法では、レジスト塗布、レジストパターン形成、金属膜形成、及びレジスト除去等の簡単な工程によりリードフレーム20を形成することができる。

【0048】次に、上記のようにして製造されるリードフレーム20を用いて半導体装置を製造する製造方法について図13乃至図22を用いて説明する。半導体装置を製造するには、図13に示すように、リードフレーム20の所定チップ搭載位置にチップ固定樹脂16を塗布すると共に、チップ固定樹脂16の上部に半導体チップ11を搭載する(チップ搭載工程)。チップ固定樹脂16は絶縁性を有すると共に接着剤として機能し、よって半導体チップ11はリードフレーム20上にチップ固定樹脂16の接着力により搭載された状態となる。

【0049】チップ搭載工程が終了すると、リードフレーム20はワイヤボンディング装置に装着され、図14に示されるように、半導体チップ11に形成された電極パッド12と、リードフレーム20に形成されている金属膜15C(具体的には、内層内層15C-3)との間にワイヤ13を配設し、半導体チップ11と金属膜15Cとを電気的に接続する(接続工程)。

【0050】このワイヤ13を電極パッド12と金属膜15Cとの間でワイヤボンディングする際、図14に示す例では、先ず電極パッド12にワイヤ13の一端をボンディングし(ファーストボンディング)し、統いてワイヤ13の他端を金属膜15Cにボンディング(セカンドボンディング)する方法を採用した。また、図15に示すように、先ず金属膜15Cにワイヤ13の一端を接続し、統いて金属膜15Cから電極パッド12にワイヤ13を引き出した上で、ワイヤ13の他端部を電極パッド12に接続する方法を採用してもよい。

【0051】このように、先ず金属膜15Cにワイヤ13の一端を接続し、その後にワイヤ13の他端部を電極パッド12に接続する、いわゆる逆打ちのワイヤボンディング法を用いたことにより、ワイヤループの低背化を

40

50

(8)

特開平10-116935

13

図ることができ、これに伴い半導体装置の低背化を図ることができる。また、一般に電極パッド12の配設ピッチは金属膜15Cの配設ピッチに比べて狭く、またワイヤボンディング処理においてファーストボンディングのボンディング領域はセカンドボンディングのボンディング領域よりも広い。よって、配設ピッチの広い金属膜15Cにファーストボンディングを行い、配設ピッチの狭い電極パッド12にセカンドボンディングを行う構成とすることにより、高密度にワイヤ13の配設を行うことが可能となる。

【0052】上記の接続工程が終了すると、統いてリードフレーム20上に半導体チップ11を封止する樹脂モールドを施し樹脂パッケージ14を形成する封止工程を実施する。本実施例では、樹脂パッケージ14をモールド成形する方法について説明するが、ボッティングにより形成することも可能である。図16は、接続工程が終了したリードフレーム20をモールド金型に装着して樹脂29(梨地で示す)をモールドした直後の状態を示す概略構成図であり、30はカル、31はランナー、32はゲートを夫々示している。同図に示されるように、樹脂パッケージ14はリードフレーム20に一括的に複数個形成される。尚、モールド直後の状態では、複数個形成された各樹脂パッケージ14はゲート32に存在する樹脂29(以下、ゲート内樹脂という)により連結した状態となっている。

【0053】図17は、1個の半導体装置に対応する樹脂パッケージ14を拡大して示す図である。同図に示されるように、樹脂はモールド金型(上型)に形成されているキャビティ(図示せず)により所定形状に形成されると共に、リードフレーム20が下型の機能を奏している。この状態において、樹脂パッケージ14は図18に示されるようにリードフレーム20に添着された状態とされている。

【0054】上記のように樹脂パッケージ14が形成されると、各樹脂パッケージ14間に形成されていたゲート内樹脂、ランナー31内に残存した樹脂、及びカル30は除去され、各樹脂パッケージ14は個々独立した構成となる。しかるに、前述したように各樹脂パッケージ14はリードフレーム20に添着された状態となつてゐるため、個々独立した状態となつても各樹脂パッケージ14がリードフレーム20から離脱することはない。

【0055】上記した封止工程が終了すると、統いてテープ配設工程が実施される。テープ配設工程では、図19に示されるように個々独立した状態とされた各樹脂パッケージ14の上部に接着テープ等のテープ部材33(ハッキングを付して示している)を配設する。このテープ部材33は、ベーステープの一面に接着剤を塗布した構成とされており、またベーステープは後に実施される分離工程において用いるエッティング液により損傷を受けない材料により形成されている。このように、複数の

10

14

樹脂パッケージ14の上部をテープ部材33で連結することにより、リードフレーム20から各樹脂パッケージ14を分離しても、個々の樹脂パッケージ14をテープ部材33により位置規制することができる。

【0056】尚、このテープ部材33を配設するタイミングは、樹脂パッケージ14が形成された後に限定されるものではなく、例えば封止工程実施前にモールド金型内に配設しておくことにより、形成された時点で複数の樹脂パッケージ14がテープ部材33により連結される構成としてもよい。上記したテープ配設工程が終了すると、統いて樹脂パッケージ14をリードフレーム20から分離され半導体装置を形成する分離工程が実施される。図20は分離工程を示しており、同図に示す例ではリードフレーム20をエッティング液に浸漬させて溶解することにより樹脂パッケージ14をリードフレーム20から分離させる方法が示されている。

10

【0057】この分離工程で用いられるエッティング液は、リードフレーム20のみを溶解し、金属膜15Cは溶解しない性質を有するエッティング液(例えば、アンモニア系アルカリエッチャント)を選定している。従つて、リードフレーム20が完全に溶解されることにより樹脂パッケージ14はリードフレーム20から分離される。この際、金属膜15Cは樹脂パッケージ14の底面に配設された状態となるため、図1に示す半導体装置が形成される。

20

【0058】上記のように、リードフレーム20を溶解することにより樹脂パッケージ14をリードフレーム20から分離する方法を用いることにより、リードフレーム20からの樹脂パッケージ14の分離処理を確実かつ容易に行うことができ、歩留りを向上することができる。図21は、分離工程が終了した状態を示している。同図に示されるように、分離工程が終了した時点で複数の半導体装置はテープ部材33に接着された状態を維持している。従つて、分離工程の終了後における半導体装置の扱いを容易とすることができる。更に、図21に示される状態でテープ部材33を巻回し出荷することにより、チップ部品と同様に実装時において半導体装置を実装基板に自動装填を行うことも可能となる。

30

【0059】上記してきた製造方法により半導体装置を製造することにより、従来必要とされたリードの切断処理、及びリードを所定形状(例えばガルウィング形状)に成形する工程は不要となり、半導体装置の製造工程を簡単化することができる。また、図22は分離工程の変形例を示している。前述した実施例においては、樹脂パッケージ14をリードフレーム20から分離するにする方法を用いたが、本変形例では、リードフレーム20を溶解することなく、樹脂パッケージ14をリードフレーム20から引き剥がすことにより、機械的に樹脂パッケージ14をリードフレーム20から分離することを特徴としている。

40

50

(9)

特開平10-116935

15

【0060】この分離方法では、前記した実施例に係る方法に比べて、エッティング液が不要となりまた分離工程に要する時間を短縮することができる。しかるに、機械的に樹脂パッケージ14をリードフレーム20から分離するため、金属膜15Cがリードフレーム20から確実に樹脂パッケージ14に移動するかどうかに問題点があるが、この点はリードフレーム20の製造工程の金属膜形成工程において、予め金属膜形成箇所に金属膜15Cの分離性を向上させる部材を予め配設した上で金属膜15Cを形成することにより解決することができる。

【0061】以上第1実施形態の半導体装置の製造方法について説明したが、以下に説明する各実施形態においても、主要部は同様な製造方法によって製造することができる。

【第2実施形態】図23(a), (b)は本発明の第2実施形態を示す図である。

【0062】第1実施形態との違いは、金属膜15が図23(a)に示されるように樹脂突起18上に設けられている点と、樹脂パッケージ14の底面に絶縁膜17が形成されている点、及び図23(a)の底面図である図23(b)に示されるように金属膜15がチップ11側に151で示されるように引き回されている点であり、その他の点は前述の実施例とほぼ同様である。

【0063】樹脂突起18を設けることにより、金属膜15が樹脂パッケージ14の底面と同一平面でなくなり、パッケージの反りを吸収できるとともに、実装時に半田が流れて隣の金属膜と接触する半田ブリッジも防止できる。また、金属膜15を151で示されるようにチップ側に引き回すことにより、樹脂突起に形成される金属膜15のピッチを広げることができる。この効果は特に樹脂突起15をパッケージ底面全体に形成するエリアパンプ方式に特に有効であり、ピッチの狭い凹部にワイヤを打つことなく狭いピッチのエリアパンプを形成することができる。さらに、絶縁膜17を形成することにより、実装時に半田接合される領域を制限でき、引き回しパターンの酸化等に起因する特性の劣化を防止でき、半田ブリッジも防止することができる。

【0064】本実施例の製造方法は、基本的には第1実施形態のものと変わりはないが、図8の工程において樹脂突起を形成する領域のレジストに窓開けし、リードフレームにハーフエッティングを施し、凹部を形成した後、この凹部に金属膜を形成しそこにワイヤボンディングを施せばよい。ワイヤは、前述した金属膜15の引き回された151の部分とチップの電極パッド12とを結ぶように打てばよい。絶縁膜17を形成する時は、凹部を形成する最に絶縁膜をマスクとして凹部を窓開けし、その後凹部に金属膜を形成した後、引き回し部を形成する領域を面倒するようにレジストを形成し、このレジストをマスクにして引き回し部をメッキ等により形成することにより、所望の領域に絶縁膜を形成することができる。

16

その後のワイヤボンディング工程以降は前述のものと同様である。

【第3実施形態】図24は本発明の第3実施形態を説明する図であり、放熱部材40を図23で示される半導体装置に埋め込んだものであり、アルミニウム等の熱導電率の高い材料で形成されている。絶縁膜17は放熱の妨げになるので削除してもよい。その他の構成要件は前述の実施例とほぼ同様である。

【0065】放熱部材40のを埋め込むには、チップ11をリードフレームにダイス付けする前に、その領域に予め放熱部材を接着しておき、その上にチップをダイス付けすることにより埋め込むことができる。この構成により、消費電力大きいチップを搭載した際に、チップから発生した熱を良好に放熱することができる。

【第4実施形態】図25は第4実施形態を示す図であり、図23の金属膜15の引回し部分151を用いずに、樹脂突起18に金属膜15と接続するパンプ41を設けた点が前述の実施例とは異なる点である。その他の構成要件はほぼ同様である。

【0066】本実施例では、それほど樹脂突起のピッチが狭くない時に用いる場合に有効であり、パンプ41を介してワイヤ13を金属膜15に接続することにより、強固にワイヤ13を金属膜15に接続することができる。なお、図25には絶縁膜放熱部材が示されていないが、適宜設けても構わない。

【第5実施形態】図26～図32は本発明の第5実施形態を示すものであり、前述した実施例がチップの電極と金属膜とをワイヤで接続していたのに対し、本実施例の各図は、ワイヤを用いずにパンプにより接続している点が共通した相違点である。

【0067】図26では、図1に示された半導体装置の電極パッド12と金属膜15との接続をワイヤではなくパンプを用いた点が特徴であり、その他の点はほぼ同様である。パンプを用いることにより、より薄型のパッケージを実現でき、またワイヤボンディングの時間よりフリップチップボンディングの方が早いので、工程の短縮もできる。

【0068】図26に示される半導体装置の製造方法は、第1実施形態の製造方法と基本的には同一であるが、チップ11をリードフレーム20に搭載する際に、ダイス付け材16を用いずに、パンプ42により金属膜15の形成されたリードフレームに直接フリップチップボンディングすればよい。パンプ42は、チップ側のパッドに形成してもリードフレーム側に形成してもよい。他の工程は、前述の実施例と同様である。

【0069】図27(a)は、図23に示される半導体装置におけるワイヤ接続をパンプ接続にしたものであり、金属膜15の引き出し回し部分151にフリップチップボンディングを施したものであり、その他の点は同様な構成である。金属膜を導電部により引き回すことによ

50

(10)

特開平10-116935

17

より、樹脂突起に形成される金属膜のピッチを広げることができる。

【0070】図27(b)は、金属膜15の引回し部分151に凹部を形成し、そこにバンプ42を凹部に嵌合するようにフリップチップボンディングしたものであり、その他は図27(a)と同様な構成である。バンプ42を凹部43に嵌合させてボンディングするので、位置合わせが容易となる。なお、図27(a)、(b)の絶縁膜17を設けない構成としてもよい。

【0071】図28は、バンプ42を樹脂突起18部分の金属膜15にボンディングしたものであり、樹脂突起18の高さはバンプ42より低くなっている。この構成により、バンプ42をリードフレームに搭載する最、リードフレームの凹部に嵌合させるので、位置合わせを容易にすることができます。図29は、図28で示される半導体装置のチップ背面に樹脂を設けずに、チップ背面を露出させたものである。この構成により、チップ背面が露出しているので、チップから発生した熱を外部に放熱しやすくなる。

【0072】図30は、図29に示される半導体装置において、露出したチップ背面に放熱板を設けたものを示しており、(a)は放熱板45が設けられたもの、(b)は放熱フィン46の付いた放熱板45が設けられたものを示している。放熱フィン付きの(b)の方が放熱効率が高いので、チップの発熱量に応じた放熱板を設ければよい。

【0073】図31は、図28に示される半導体装置において、チップの素子形成面側にテープや接着剤等からなる絶縁部材47を設けたものであり、樹脂パッケージ14の底面と絶縁部材47とはほぼ同一平面となっている。図28の半導体装置をモールドにて形成する際に、チップ11とリードフレーム20との間は極めて隙間が小さいので、モールド樹脂がこの間に入り込み難い問題が生じことがある。そこで図31のように、予めチップ1の素子形成面に絶縁部材47を形成しておけばこの問題はなくなり、封止の不良といった不都合はなくなる。なお、この絶縁部材47は予めチップ側に設けておいてからリードフレーム20にフリップチップボンディングしても、リードフレーム20側に設けておいてからフリップチップボンディングしてもよい。

【0074】図32は、図28に示される半導体装置において、バンプ42と金属膜15とを異方導電樹脂48により電気的、機械的に接合したものである。(a)に示されるものは、チップ側の電極パッドにバンプ42を設けておき、異方導電樹脂をバンプ42の上、もしくはリードフレーム20の金属膜15上に形成し、加圧することにより異方導電樹脂中の微小導体がバンプ42と金属膜15との間で連なり、両者の電気的接合が達成される。(b)はバンプ42をリードフレーム20の金属膜15側に設けて形成したものである。(c)は、チップ50

10

側の電極にバンプ42aを金属膜側にバンプ42bを設けておき、異方導電樹脂により接合したものをしていく。

【0075】異方導電樹脂を用いることにより、基板への実装時に隣接するバンプと電気的にショートする可能性をなくすことができる。

【0076】

【発明の効果】以上のように本発明によれば、実装面積が小さく、コストの低い樹脂封止型半導体装置とその製造方法を提供することができる効果を奏する。

【図面の簡単な説明】

【図1】第1実施形態の構造を示す図である。

【図2】第1実施形態の底面透視図である。

【図3】第1実施形態の製造方法を示す図である。

【図4】第1実施形態の製造方法を示す図である。

【図5】第1実施形態の製造方法を示す図である。

【図6】第1実施形態の構造を示す図である。

【図7】第1実施形態の構造を示す図である。

【図8】第1実施形態の構造を示す図である。

【図9】第1実施形態の製造方法を示す図である。

【図10】第1実施形態の製造方法を示す図である。

【図11】第1実施形態の製造方法を示す図である。

【図12】第1実施形態の構造を示す図である。

【図13】第1実施形態の構造を示す図である。

【図14】第1実施形態の製造方法を示す図である。

【図15】第1実施形態の製造方法を示す図である。

【図16】第1実施形態の製造方法を示す図である。

【図17】第1実施形態の製造方法を示す図である。

【図18】第1実施形態の製造方法を示す図である。

【図19】第1実施形態の製造方法を示す図である。

【図20】第1実施形態の製造方法を示す図である。

【図21】第1実施形態の製造方法を示す図である。

【図22】第1実施形態の製造方法の変形例を示す図である。

【図23】第2実施形態の構造及び製造方法を示す図である。

【図24】第3実施形態の構造及び製造方法を示す図である。

【図25】第4実施形態の構造及び製造方法を示す図である。

【図26】第5実施形態の構造を示す図である。

【図27】第5実施形態の構造を示す図である。

【図28】第5実施形態の構造を示す図である。

【図29】第5実施形態の構造を示す図である。

【図30】第5実施形態の構造を示す図である。

【図31】第5実施形態の構造を示す図である。

【図32】第5実施形態の構造を示す図である。

【図33】従来例を示す図である。

【図34】従来例を示す図である。

【符号の説明】

特開平10-116935

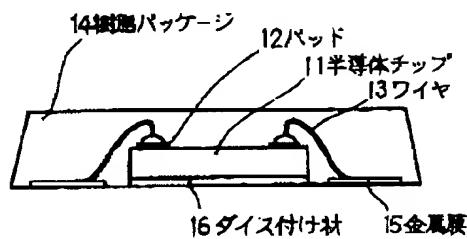
19

(11)

20

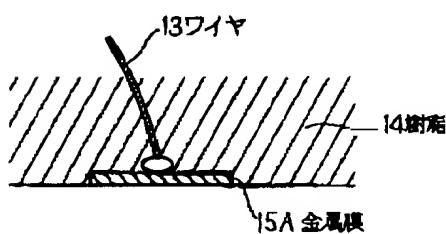
1 . . . 樹脂 ブ	2 . . . チップ 突起	23 . . . 治具
3 . . . アウターリード ヤ	4 . . . ワイ	25 . . . 給電
5 . . . ダイステージ ダボール	6 . . . ハン	40 . . . 放熱
7 . . . 搭載基板 ナーリード	8 . . . イン	42 . . . バン
11 . . . チップ パッド	12 . . . 電極	44 . . . 接着
13 . . . ボンディングワイヤ ルド樹脂	14 . . . モー	46 . . . 放熱
15 . . . 金属膜 ス付け材	16 . . . ダイ	47 . . . 絶縁部材
17 . . . 絶縁膜	18 . . . 樹脂	

【図1】

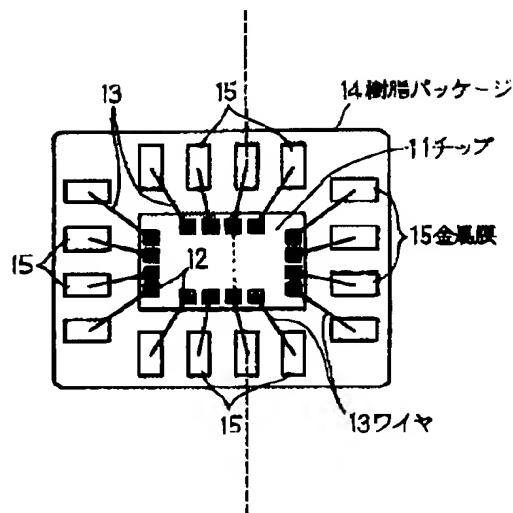


【図3】

金属膜(1層)を拡大して示す図

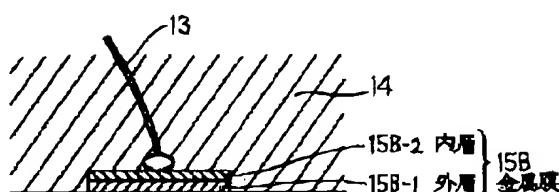


【図2】



【図4】

金属膜(2層)を拡大して示す図

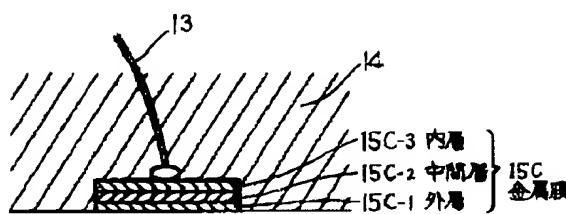


(12)

特開平10-116935

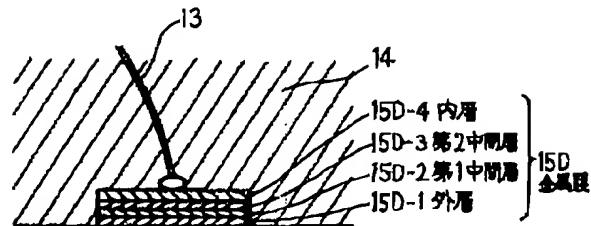
【図 5】

金属膜(3層)を拡大して示す図



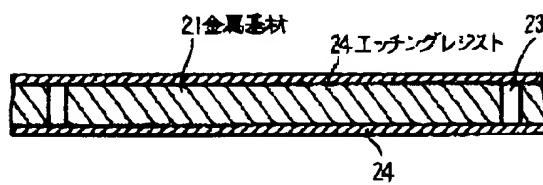
【図 6】

金属膜(4層)を拡大して示す図



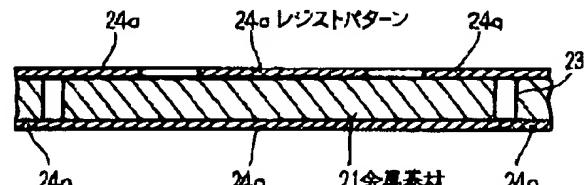
【図 7】

リードフレームの形成方法の一実施例を説明するための図(レジスト塗布工程)



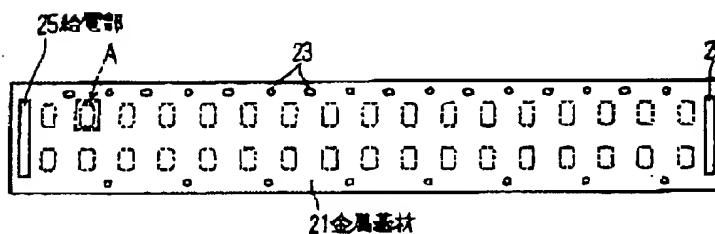
【図 8】

リードフレームの形成方法の一実施例を説明するための図(レジストパターン形成工程)



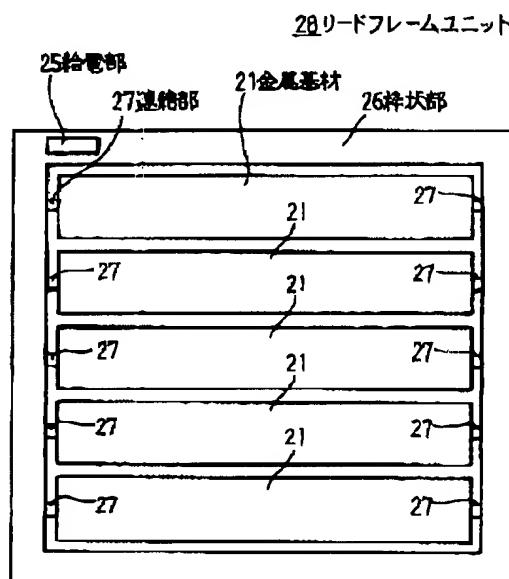
【図 9】

リードフレームに形成される給電部を説明するための図



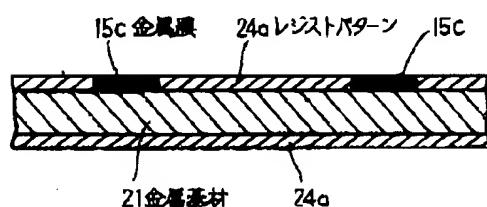
【図 10】

給電部の他の構成を説明するための図



【図 11】

リードフレームの形成方法の一実施例を説明するための図(金属膜形成工程)

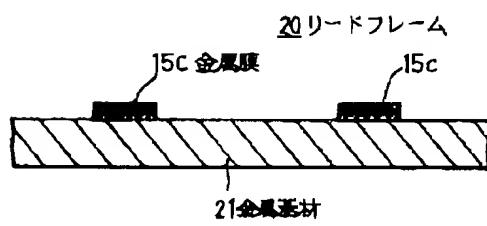


(13)

特開平10-116935

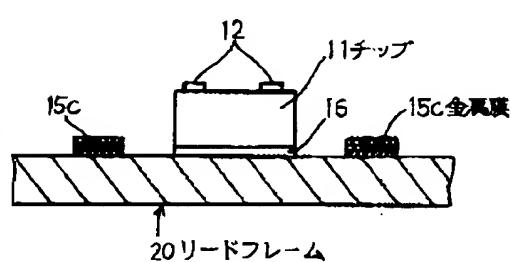
【図12】

完成したリードフレームを示す断面図



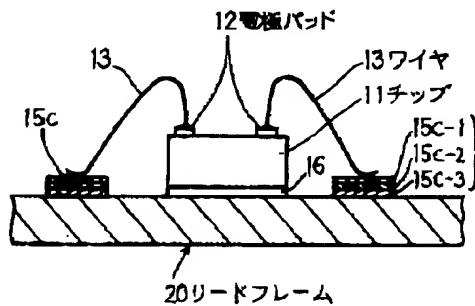
【図13】

半導体装置の製造方法の一実施例を説明するための図(素子搭載工程)



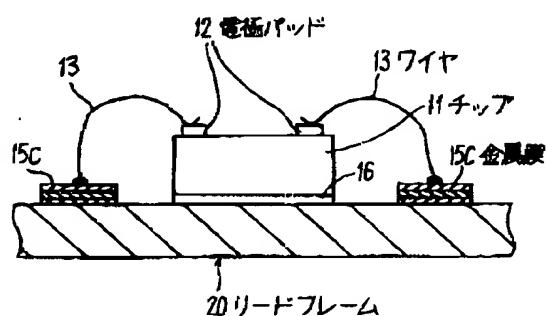
【図14】

半導体装置の製造方法の一実施例を説明するための図(接続工程)



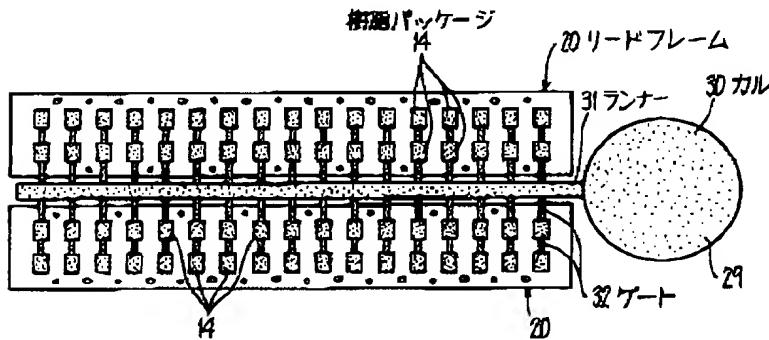
【図15】

半導体装置の製造方法における接続工程の变形例を説明するための図

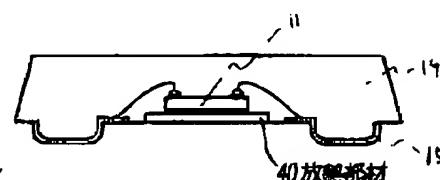


【図16】

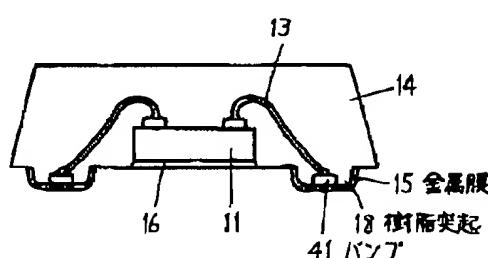
半導体装置の製造方法の一実施例を説明するための図(封止工程)



【図24】



【図25】

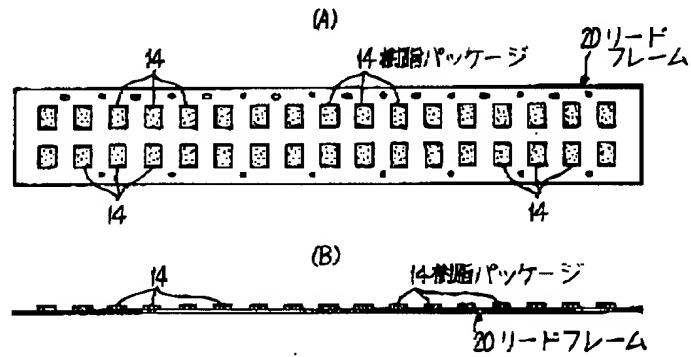
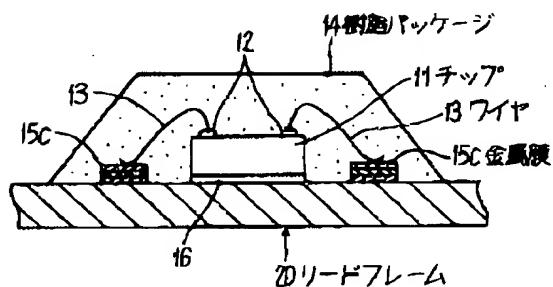


(14)

特開平10-116935

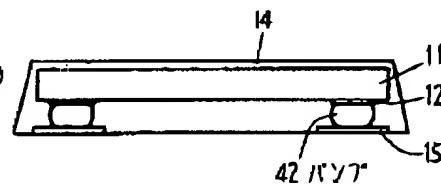
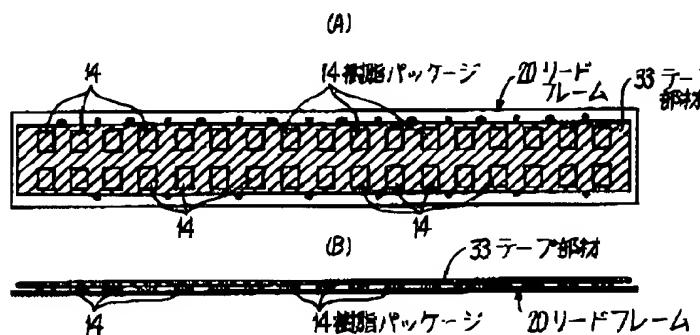
【図17】

封止工程が終了したリードフレームを示す断面図 封止工程が終了したリードフレームを示す平面図及び側面図

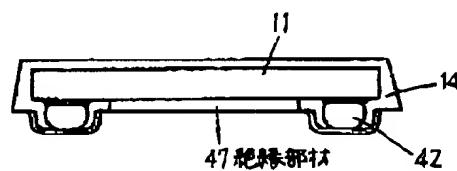


【図19】

半導体装置の製造方法の一実施例を説明するための図(テープ配設工程)



【図20】

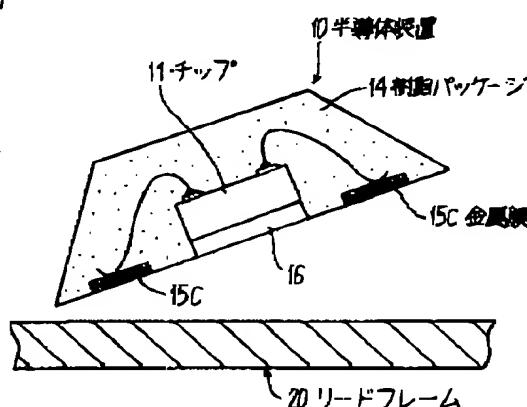
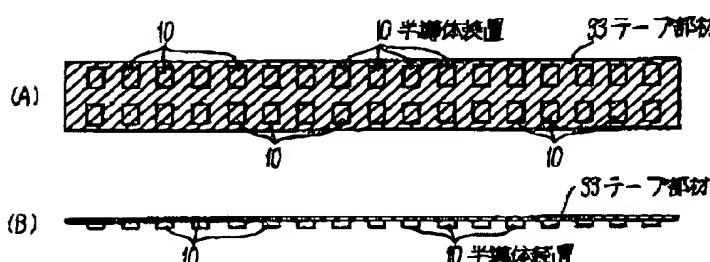


【図21】

【図22】

封止工程が終了した半導体装置を示す平面図及び側面図

半導体装置の製造方法における分離工程の変形例を説明するための図

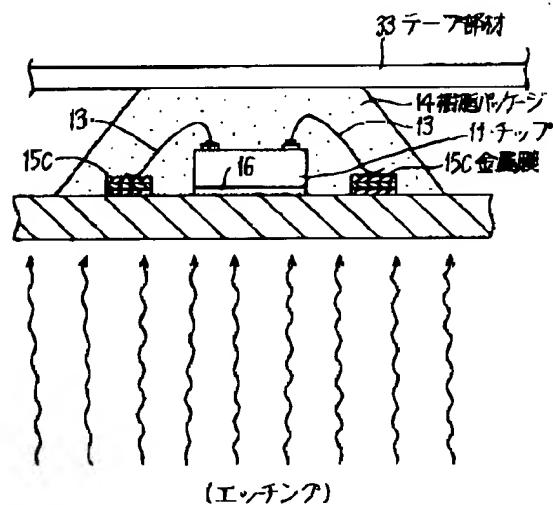


(15)

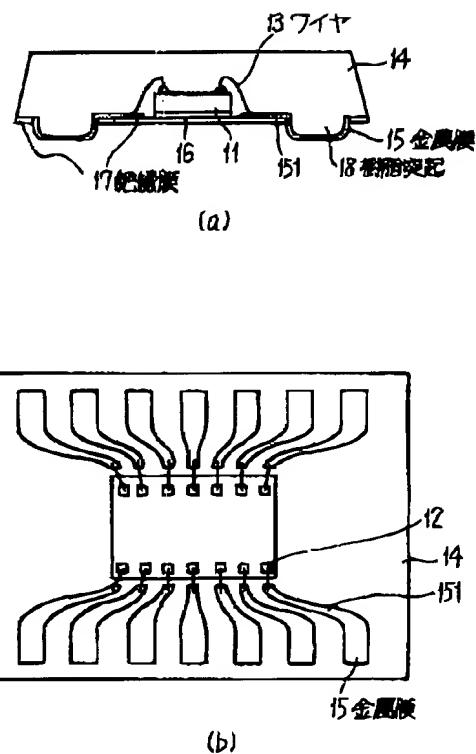
特開平10-116935

【図20】

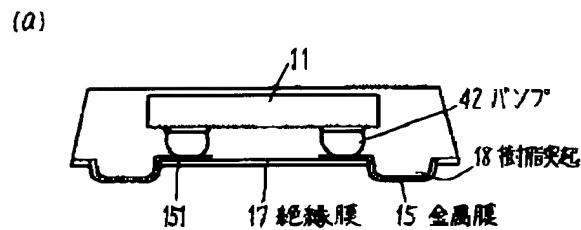
半導体装置の製造方法の一実施例を説明するための図(分離工程)



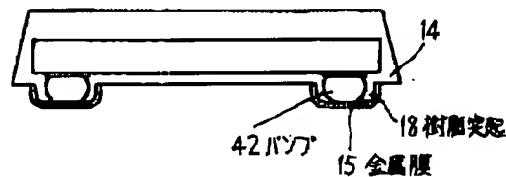
【図23】



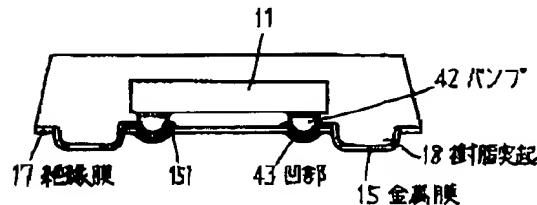
【図27】



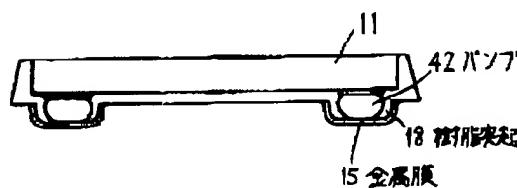
【図28】



(b)



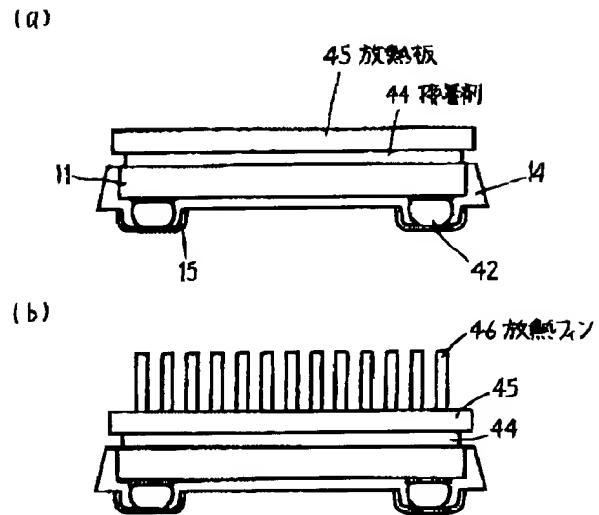
【図29】



(16)

特開平10-116935

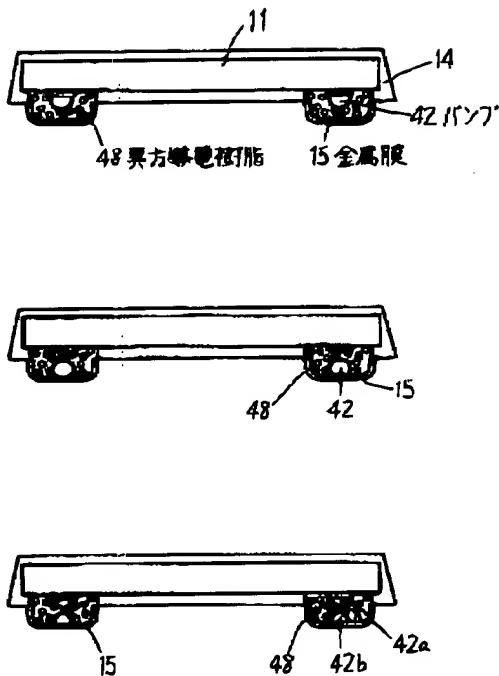
【図30】



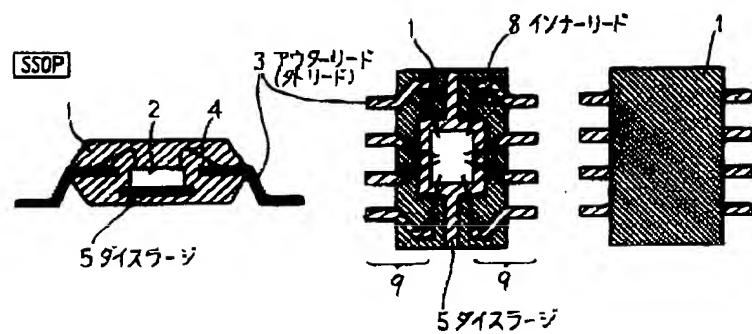
(a)

(b)

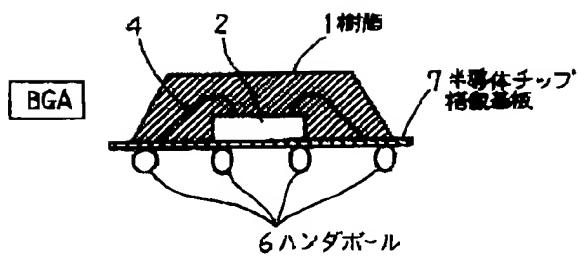
【図32】



【図33】



【図34】



(17)

特開平10-116935

21

フロントページの続き

(72) 発明者 迫田 英治

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 垣本 隆司

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 小野寺 正徳

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 繁茂 政一

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 河西 純一

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

10